

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-6213

(43) 公開日 平成10年(1998) 1月13日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
B 2 4 B 37/04			B 2 4 B 37/04	A
H 0 1 L 21/304	3 2 1		H 0 1 L 21/304	3 2 1 E

審査請求 未請求 請求項の数4 O L (全 4 頁)

(21) 出願番号 特願平8-157066

(22) 出願日 平成8年(1996) 6月18日

(71) 出願人 000151494

株式会社東京精密

東京都三鷹市下連雀9丁目7番1号

(72) 発明者 稲葉 高男

東京都三鷹市下連雀9丁目7番1号 株式会社東京精密内

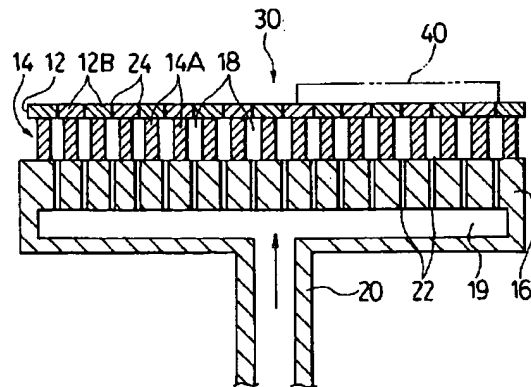
(74) 代理人 弁理士 松浦 憲三

(54) 【発明の名称】 半導体ウェーハ用研磨盤

(57) 【要約】

【課題】 研磨される半導体ウェーハの面内全域に、均一に研磨液を供給することのできる、半導体ウェーハ用研磨盤を提供する。

【解決手段】 研磨盤30のパッド12は、複数の独立した板12Bの集合体によって構成されている。板12Bは、互いの間に隙間24が形成されて平面的に配列され、それぞれ支柱14Aに一枚ずつ支持されている。支柱14Aは、互いの間に隙間18が形成され、基盤部16に支持されている。基盤部16は、空洞19及び空洞19と隙間18とを連通する貫通孔22が形成されている。研磨液は、パイプ20から空洞19へ圧送され、貫通孔22、隙間18及び隙間24を通じて、パッド12の表面全体に供給される。したがって、研磨される半導体ウェーハ40の面内全域に、均一に研磨液を供給することができる。



## 【特許請求の範囲】

【請求項1】研磨液を研磨盤と半導体ウェーハとの間に供給するとともに、研磨盤と半導体ウェーハとを押し付けながら相対運動させて行われる、半導体ウェーハの研磨に用いられる研磨盤において、前記半導体ウェーハに接触し、研磨液が透過可能な孔を有するパッド部と、前記パッド部を支持する複数の独立した柱の集合体であって、それぞれの柱の間にパッド部へ研磨液を供給する隙間を有する支持部と、前記支持部を支持し、支持部の前記隙間に研磨液を供給する多数の孔及びこの孔に研磨液を供給する空洞部を有し、外部から研磨液を空洞部及び孔を介して支持部へ供給する基盤部と、から構成されることを特徴とする半導体ウェーハ用研磨盤。

【請求項2】前記半導体ウェーハ用研磨盤の前記支持部は、前記パッド部よりも軟質であることを特徴とする請求項1記載の半導体ウェーハ用研磨盤。

【請求項3】前記半導体ウェーハ用研磨盤の前記パッド部は、研磨液が透過可能な連続孔を有する多孔質のシートであることを特徴とする請求項1又は2記載の半導体ウェーハ用研磨盤。

【請求項4】前記半導体ウェーハ用研磨盤の前記パッド部は、平面的に配列された複数の独立した板の集合体からなり、それぞれの前記板の間に前記研磨液が透過可能な隙間が形成されていることを特徴とする請求項1又は2記載の半導体ウェーハ用研磨盤。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体ウェーハ研磨用の研磨盤に係わり、特に化学的機械研磨法（CMP:Chemical Mechanical Polishing）による半導体ウェーハの研磨に用いられる研磨盤に関する。

【0002】

【従来の技術】近年、半導体デバイスの高密度化、多層化が進み、その製作過程において半導体ウェーハを高い精度で平坦化する技術が重要視されている。従来、そのための方法の一つとしてCMP法が用いられている。このCMP法は、研磨液の作用で半導体ウェーハ表面に軟質の皮膜を生成させ、それを研磨液や研磨盤によって拭き取るようにして行う研磨方法である。

【0003】従来は、研磨液を研磨盤の表面上に単に滴下して供給するとともに、研磨盤と半導体ウェーハとを押し付けながら相対運動させることによって、CMP法による研磨が行われている。

【0004】

【発明が解決しようとする課題】この研磨を均一に行うためには、研磨液が研磨盤と半導体ウェーハとの間に均一に供給されることが望ましい。上記の従来の方法で

は、研磨液を、研磨盤と半導体ウェーハとの間に、半導体ウェーハの周辺から浸透させることによって供給している。しかしながら、この方法によると、半導体ウェーハの外周部にはある程度研磨液が浸透するものの、半導体ウェーハの中心部までは研磨液が浸透しにくい。そのため、半導体ウェーハの中心部と外周部とでは供給される研磨液の量に差が生じてしまい、研磨が均一に行われないという欠点がある。

【0005】本発明は、このような事情に鑑みてなされたもので、研磨される半導体ウェーハの面内全域に、均一に研磨液を供給することのできる、半導体ウェーハ研磨用の研磨盤を提供することを目的とする。

【0006】

【課題を解決する為の手段】前記目的を達成するために、本発明の半導体ウェーハ用研磨盤は、研磨液を研磨盤と半導体ウェーハとの間に供給するとともに、研磨盤と半導体ウェーハとを押し付けながら相対運動させて行われる、半導体ウェーハの研磨に用いられる研磨盤において、前記半導体ウェーハに接触し、研磨液が透過可能な孔を有するパッド部と、前記パッド部を支持する複数の独立した柱の集合体であって、それぞれの柱の間にパッド部へ研磨液を供給する隙間を有する支持部と、前記支持部を支持し、支持部の前記隙間に研磨液を供給する多数の孔及び前記孔に研磨液を供給する空洞部を有し、外部から研磨液を空洞部及び孔を介して支持部へ供給する基盤部と、から構成されることを特徴とする。

【0007】本発明の研磨盤では、研磨液が、基盤部の空洞部及び孔を通り、さらに支持部の隙間及びパッド部の孔を通して、パッド部の表面全体に供給される。したがって、この研磨盤を用いれば、研磨される半導体ウェーハの面内全域に、均一に研磨液を供給することができる。

【0008】

【発明の実施の形態】以下添付図面に従って、本発明に係わる半導体ウェーハ用研磨盤の好ましい実施の形態について詳説する。図1は、本発明の第一の実施の形態の研磨盤10の断面図である。この研磨盤10は、パッド12、支持部14及び基盤部16から構成されている。

【0009】前記パッド12は、研磨液が透過可能な連続孔を有する、多孔質のシート12Aからなっている。このシート12Aの表面に、半導体ウェーハ40が押し付けられて研磨される。前記支持部14は、複数の独立した支柱14Aの集合体からなっている。それぞれの支柱14Aの上端部には前記パッド12が支持されていて、支柱14Aの下端部は基盤部16に支持されている。また、それぞれの支柱14Aの間には隙間18が形成されている。

【0010】前記基盤部16の内部には、空洞19及びこの空洞19と前記隙間18とを連通する貫通孔22が形成されている。さらに、基盤部16の下部には、前記

空洞19に通ずるパイプ20が接続されている。図示しない研磨液が、このパイプ20から空洞19へ図中矢印方向へ加圧されて送られる。ここで、以上のように構成された研磨盤10における、研磨液の流れについて説明する。研磨液は、図中矢印で示すようにパイプ20から基盤部16の空洞19に加圧されて送られる。そして、貫通孔22、隙間18及びシート12Aの孔を通して、パッド12の上面を覆うように涌出する。したがって、研磨液は、パッド12の上面と半導体ウェーハ40との間に均一に供給される。

【0011】次に、本発明の第二の実施の形態の研磨盤30の断面図を、図2に示す。図2において、図1に示した第一の実施の形態の研磨盤10と同一もしくは類似の部材については、図1と同一符号を付し、その説明は省略する。前記研磨盤10とこの研磨盤30との相違点は、研磨盤10ではパッド12をシート12Aで構成したのに対し、研磨盤30ではパッド12を複数の独立した板12Bの集合体で構成した点である。このことによって、研磨盤30は、パッド12の研磨液透過性及び後に詳述する半導体ウェーハ40への追従性能を、さらに高めている。

【0012】研磨盤30では、板12Bはそれぞれ支柱14Aに一枚ずつ支持されている。図3は、研磨盤30の部分上面図である。この図に示すように、パッド12を構成するそれぞれの板12Bは、互いの間に隙間24が形成されて、平面的に配列されている。以上のように構成された研磨盤30において、研磨液は、パイプ20、空洞19、貫通孔22、隙間18及び隙間24を通して、パッド12の上面を覆うように涌出する。したがって、研磨液は、パッド12の上面と半導体ウェーハ40との間に均一に供給される。

【0013】さて、研磨液は強アルカリ性であることが多いので、基盤部16には耐薬品性の高い材料、例えばステンレスやセラミックを用いるのが適当である。また、後述する理由により、パッド12には硬質の材料、例えばポリウレタンを用い、支柱14Aにはパッド12よりも軟質の材料、例えばポリエチレンを用いるのが望ましい。

【0014】なぜなら、研磨される半導体ウェーハ40には、厚さむらや反りといったマクロ的な歪みと、表面のデバイスパターンの大小、疎密、及び堆積物の高低といったミクロ的な凹凸とが存在する。このような半導体ウェーハ40の表面を研磨によって平坦化するためには、研磨盤に次のような特性が要求される。それは、半導体ウェーハ40のマクロ的な歪みには追従し、ミクロ的な凹凸には追従しないという特性である。

【0015】もし、研磨盤が硬い場合には、ミクロ的な凹凸を部分的には平坦化することができる。しかし、半

導体ウェーハ40にマクロ的な歪みがあると、研磨圧力が偏在してしまい、半導体ウェーハ40の面内全域にわたって均一に研磨を行うことはできない。また、研磨盤が軟らかい場合には、半導体ウェーハ40のマクロ的な歪みだけでなく、ミクロ的な凹凸にまで追従する。すなわち、研磨盤が、凸部だけでなく、本来研磨されるべきでない凹部にまであたってしまう。そのため、凸部と凹部との両方が研磨されてしまうので、凹凸が解消できない。

- 10 【0016】そこで、前述のように、パッド12には硬質、支柱14Aには軟質の材料を用いることにすれば、半導体ウェーハ40のマクロ的な歪みには追従し、ミクロ的な凹凸には追従しないという、理想的な特性を持つ研磨盤が実現できる。パッド12が硬質であれば、パッド12は、半導体ウェーハ40のミクロ的な凸部のみに接触し、凹部には接触しない。また、パッド12は、複数の独立した支柱14Aによって支持されている。そのため、支柱14Aが軟質であれば、パッド12は、それぞれの支柱14Aに支持された部分が別々に動くことによって、半導体ウェーハ40のマクロ的な歪みに追従することができる。したがって、この研磨盤を用いれば、半導体ウェーハ40の面内全域を均一に平坦化することができる。

#### 【0017】

【発明の効果】以上説明したように、本発明の半導体ウェーハ用研磨盤では、研磨液を研磨盤の内部から表面へ涌出させるようにしたので、研磨される半導体ウェーハの面内全域に、均一に研磨液を供給することができる。

#### 【図面の簡単な説明】

- 30 【図1】本発明の第一の実施の形態の半導体ウェーハ用研磨盤の断面図。

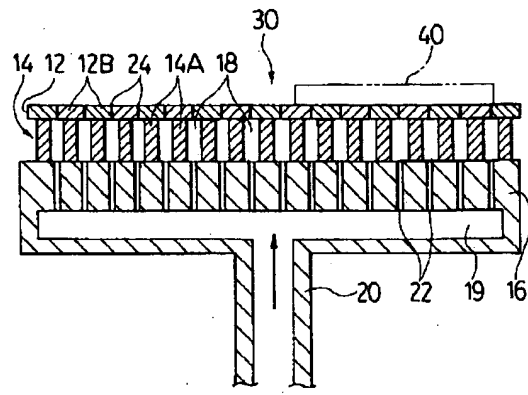
【図2】本発明の第二の実施の形態の半導体ウェーハ用研磨盤の断面図。

【図3】本発明の第二の実施の形態の半導体ウェーハ用研磨盤の部分上面図。

#### 【符号の説明】

- 10…研磨盤  
12…パッド  
12B…板  
14A…支柱  
16…基盤部  
18…隙間  
19…空洞  
22…貫通孔  
24…隙間  
30…研磨盤  
40…半導体ウェーハ

【図2】



A diagram showing a hexagonal lattice structure. Two labels, '24' and '12B', are positioned above the lattice. '24' is above a vertex, and '12B' is above a bond. The lattice consists of circles (atoms) connected by lines (bonds) in a hexagonal pattern.

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

## [Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the grinder for semiconductor wafer polishing, and is especially a chemical mechanical-polishing method. (CMP:Chemical Mechanical Polishing) It is related with the grinder used for polishing of the semiconductor wafer to twist.

[0002]

[Description of the Prior Art] In recent years, the densification of a semiconductor device and multilayering progress and importance is attached to the technology which carries out flattening of the semiconductor wafer in a high precision in the manufacture process. Conventionally, the CMP method is used as one of the methods for it. This CMP method is the polishing method which the semiconductor wafer surface is made to generate an elastic coat in an operation of polishing liquid, and is performed by [ as wiping it off with polishing liquid or a grinder ].

[0003] While polishing liquid is only dropped and supplying it on the surface of a grinder conventionally, polishing by the CMP method is performed by carrying out relative motion, pushing a grinder and a semiconductor wafer.

[0004]

[Problem(s) to be Solved by the Invention] In order to carry out this polishing to homogeneity, it is desirable to supply polishing liquid between a grinder and a semiconductor wafer at homogeneity. By the above-mentioned conventional method, polishing liquid is supplied by making it permeate from the circumference of a semiconductor wafer between a grinder and a semiconductor wafer. However, according to this method, although polishing liquid permeates the periphery section of a semiconductor wafer to some extent, polishing liquid cannot permeate easily up to the core of a semiconductor wafer. Therefore, a difference arises in the amount of the polishing liquid supplied in the core and the periphery section of a semiconductor wafer, and there is a defect that polishing is not carried out to homogeneity.

[0005] This invention was made in view of such a situation, and aims at offering the grinder for semiconductor wafer polishing which can supply polishing liquid to homogeneity throughout the inside of the field of the semiconductor wafer ground.

[0006]

[Means for Solving the Problem] In order to attain said purpose, a grinder for semiconductor wafers of this invention In a grinder used for polishing of a semiconductor wafer performed by carrying out relative motion while supplying polishing liquid between a grinder and a semiconductor wafer, and pushing a grinder and a semiconductor wafer The pad section which contacts said semiconductor wafer and has a hole which can penetrate polishing liquid, A supporter which has a crevice which is the aggregate of a pillar with which plurality which supports said pad section became independent, and supplies polishing liquid between each pillar to the pad section, the board section which supports said supporter, has the cavernous section which supplies polishing liquid to a hole and said hole of a large number which supply polishing liquid to said crevice between supporters, and supplies polishing liquid to a supporter through the cavernous section and a hole from the exterior -- since -- it is characterized by being constituted.

[0007] In a grinder of this invention, polishing liquid passes along the cavernous section and a hole of the board section, passes along a crevice between supporters, and a hole of the pad section further, and is supplied to the whole surface of the pad section. Therefore, if this grinder is used, polishing liquid can be supplied to homogeneity throughout the inside of the field of a semiconductor wafer ground.

[0008]

[Embodiment of the Invention] According to an accompanying drawing, it explains in full detail about the gestalt of desirable operation of the grinder for semiconductor wafers concerning this invention below. Drawing 1 is the cross section of the grinder 10 of the gestalt of operation of the first of this invention. This grinder 10 consists of a pad 12, a supporter 14, and the board section 16.

[0009] Said pad 12 consists of porous sheet 12A which has the continuation hole which can penetrate polishing liquid. A semiconductor wafer 40 is pushed and ground by the surface of this sheet 12A. Said supporter 14 consists of the aggregate of stanchion 14A with which plurality became independent. Said pad 12 is supported by the upper limit section of each stanchion 14A, and the lower limit section of stanchion 14A is supported by the board section 16. Moreover, the crevice 18 is formed between each stanchion 14A.

[0010] The through tube 22 which opens a cavity 19, and this cavity 19 and said crevice 18 for free passage is formed in the interior of said board section 16. Furthermore, the pipe 20 which leads to said cavity 19 is connected to the lower part of the board section 16. The polishing liquid which is not illustrated is pressurized and sent to a cavity 19 in the drawing Nakaya mark direction from this

pipe 20. Here, it explains that the polishing liquid in the grinder 10 constituted as mentioned above flows. From a pipe 20, it is pressurized by the cavity 19 of the board section 16, and polishing liquid is sent to it, as the drawing Nakaya mark shows. And it passes along the hole of a through tube 22, a crevice 18, and sheet 12A, and it \*\*\*\* so that the upper surface of a pad 12 may be covered. Therefore, polishing liquid is supplied between the upper surface of a pad 12, and a semiconductor wafer 40 at homogeneity.

[0011] Next, the cross section of the grinder 30 of the gestalt of operation of the second of this invention is shown in drawing 2. In drawing 2, about a member the same as that of the grinder 10 of the gestalt of the first operation shown in drawing 1, or similar, the same sign as

**\* NOTICES \***

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] The cross section of the grinder for semiconductor wafers of the gestalt of operation of the first of this invention.

[Drawing 2] The cross section of the grinder for semiconductor wafers of the gestalt of operation of the second of this invention.

[Drawing 3] The partial plan of the grinder for semiconductor wafers of the gestalt of operation of the second of this invention.

[Description of Notations]

10 -- Grinder

12 -- Pad

12B -- Board

14A -- Stanchion

16 -- Board section

18 -- Crevice

19 -- Cavity

22 -- Through tube

24 -- Crevice

30 -- Grinder

40 -- Semiconductor wafer

---

[Translation done.]

**\* NOTICES \***

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] A grinder used for polishing of a semiconductor wafer performed by carrying out relative motion while supplying polishing liquid characterized by providing the following between a grinder and a semiconductor wafer, and pushing a grinder and a semiconductor wafer The pad section which contacts said semiconductor wafer and has a hole which can penetrate polishing liquid The board section which is the aggregate of a pillar with which plurality which supports said pad section became independent, supports a supporter which has a crevice which supplies polishing liquid to the pad section between each pillar, and said supporter, has the cavernous section which supplies polishing liquid to a hole and this hole of a large number which supply polishing liquid to said crevice between supporters, and supplies polishing liquid to a supporter through the cavernous section and a hole from the exterior

[Claim 2] Said supporter of said grinder for semiconductor wafers is a grinder for semiconductor wafers according to claim 1 characterized by being elasticity rather than said pad section.

[Claim 3] Said pad section of said grinder for semiconductor wafers is a grinder for semiconductor wafers according to claim 1 or 2 characterized by being the sheet of porosity which has a continuation hole which can penetrate polishing liquid.

[Claim 4] Said pad section of said grinder for semiconductor wafers is a grinder for semiconductor wafers according to claim 1 or 2 characterized by consisting of the aggregate of a board with which plurality arranged superficially became independent, and forming a crevice which can penetrate said polishing liquid between said each board.

---

[Translation done.]